

다층 나노임프린트 리소그래피 시스템 및 나노측정기술

<http://dx.doi.org/10.5757/vacmac.2.1.10>

이재종, 최기봉, 김기홍, 임형준

Technology for the Multi-layer Nanoimprint Lithography Equipments and Nanoscale Measurement

JaeJong Lee, KeeBong Choi, GeeHong Kim and HyungJun Lim

With the recognition of nanotechnology as one of the future strategic technologies, the R&D efforts have been performed under exclusive supports of governments and private sectors. At present, nanotechnology is at the focus of research and public attention in almost every advanced country including USA, Japan, and many others in EU. Keeping tracks of such technical trends, center for nanoscale mechatronics and manufacturing (CNMM) was established in 2002 as a part of national nanotechnology promotion policy led by ministry of science and technology (MOST) in Korea. It will hold widespread potential applications in electronics, optical electronics, biotechnology, micro systems, etc, with the promises of commercial visibility and competitiveness. In this paper, wafer scale multilayer nanoimprint lithography technology which is well-known the next generation lithography, roll-typed nanoimprint lithography (R-NIL), roll-typed liquid transfer imprint lithography (R-LTIL), the key technology for nanomanufacturing and nanoscale measurement technology will be introduced. Additionally, its applications and some achievements such as solar cell, biosensor, hard disk drive, and MOSFET, etc by means of the developed multilayer nanoimprint lithography system are introduced.

1. 서론

나노공정장비 및 측정기술은 나노 소재 및 나노 소자의 기본 요소를 합성, 증착 공정 기술과 리소그래피 기술을 이용한 나노패턴 제작 기술 및 제작된 나노구조체의 물성(기계적물성, 전기적물성, 광물성 등)과 소자 특성 측정 기술, 전산모사 기술을 바탕으로 하는 기술영역이 광범위하며, 나노 광, 전자소자, 에너지, 바이오 분야 등에 응용될 수 있는 기능성 나노소자를 구현하는데 있어 필수적인 기반기술이다. 본 글에서는 나노공정장비 및 측정기술분야 중에서 나노구조체를 대면적 및 대량으로 제작할 수 있는 다층 나노임프린트 리소그래피 시스템 및 나노측정기술을 중심으로 기술하고자 한다.

나노임프린트 리소그래피시스템은 Si웨이퍼, 글라스, 플라스틱 및 금속표면에 Sub-50 nm급의 패턴 및 나노구조체를 균일하게 제작할 수 있다. 나노임프린트 기술은 1995년에 논문이 발표되면서 미국, 유럽, 일본을 비롯하여 우리나라에서 많은 연구가 이루어지고 있다. 반도체소자의 국제기술로드맵 (International Technical Roadmap for Semiconductor, ITRS2005)에서 차세대

〈저자 약력〉

- 이재종 박사는 1998년 KAIST 기계공학부에서 박사학위를 받았으며, 현재 한국기계연구원 나노융합기계연구본부 본부장 및 과학기술연합대학원 대학교(UST) 나노메카트로닉스과 전공책임교수로 재직하고 있다. (jilee@kimm.re.kr)
- 최기봉 박사는 1996년 KAIST 기계공학부에서 박사학위를 받았으며, 현재 한국기계연구원 나노융합기계연구본부 책임연구원으로 재직하고 있다. (kbchoi@kimm.re.kr)
- 김기홍 박사는 2000년 KAIST 기계공학부에서 박사학위를 받았으며, 나노시스템(주) 선임연구원으로 재직했고, 현재 한국기계연구원 나노융합기계연구본부 책임연구원으로 재직하고 있다. (geehong@kimm.re.kr)
- 임형준 박사는 2003년 KAIST 기계공학부에서 박사학위를 받았으며, LG전자(주) 책임연구원으로 재직했고, 현재 한국기계연구원 나노융합기계연구본부 책임연구원으로 재직하고 있다. (hjlim@kimm.re.kr)

리소그래피기술 중의 하나로 포함되면서 더욱더 각광을 받고 있는 기술이다. 본 기술과 관련하여 현재 MII(미국), NanoNex(미국), EVG(오스트리아), Suss MicroTec(독일), Obducat (스웨덴), Hitachi(일본), Toshiba(일본) 등의 기업에서 상용화에 성공했으며, 국내에서는 나노메카트로닉스 기술개발사업단(과학기술부 21세기 프론티어사업)의 지원으로 Sub-50 nm급 나노임프린트 장비가 개발되어 상용화되었다.

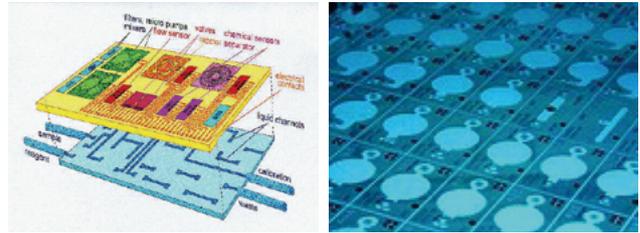
나노임프린트기술은 양산성 및 생산성을 높일 수 있는 나노제조공정기술의 하나로 인식되고 있으며, 초기 Si 웨이퍼기반으로 기술개발이 이루어졌으나 최근에는 롤형상의 스탬프를 이용한 롤 나노임프린트기술 및 유연필름에 나노패터닝이 가능한 기술 등이 개발되고 있다. 나노임프린트 기술의 응용분야로는 MOSFET, ReRAM 등과 같은 16 nm hp 메모리, 1Terabit/in² 하드디스크 드라이브(hard disc drive), 나노바이오센서, 기능성 나노소자 및 기능성 디스플레이에 적용이 가능하다. 이 외에 차세대 소형 LCD, FPD, DVD, 마이크로 렌즈, 광통신부품 및 에너지소자 등에 적용이 가능하며, 이를 위해서 생산성이 높은 시스템 및 공정기술개발이 요구되고 있다.

2. 나노임프린트장비 기술개발 동향

나노임프린트 리소그래피 (NIL, Nano-Imprint Lithography) 장비는 초기에 미국, 유럽을 중심으로 평판형 마스터 스탬프를 이용하여 Si 웨이퍼 표면에 최소선 폭 100 nm이하의 나노패턴을 구현하는데 적용되었으며, 점차 나노임프린트기술의 고생산성이 요구됨에 따라 8인치 이상의 Si 웨이퍼에 나노패턴을 구현할 수 있는 리소그래피 시스템과 평판이 아닌 원통형상의 롤 스탬프를 이용



[Fig. 1] Nanoimprint Tools (EVG 620, EVG7200).



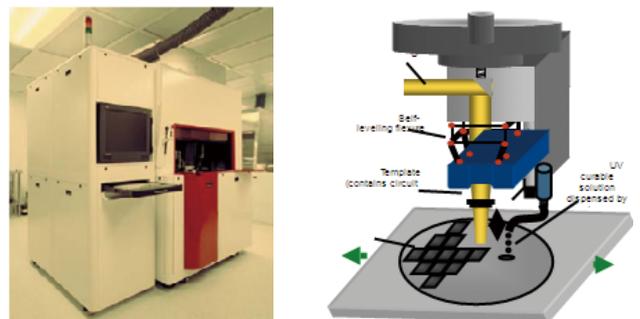
[Fig. 2] Micro channel and micro insulin-pump (EVG).

한 나노임프린트 기술이 개발되고 있다.

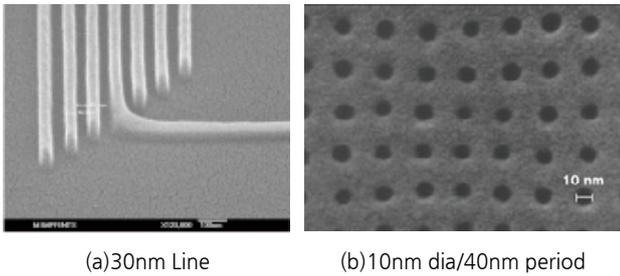
나노임프린트기술은 나노패턴을 구현하는데 사용하는 재료의 경화방식에 따라 두 가지 형태로 구분할 수 있다. 자외선에 경화가 되는 광경화재료(photoresist)를 사용하는 UV방식 나노임프린트 리소그래피 장비(UV-NIL)와, 일정한 천이온도(glass temperature)이상에서 상 변화가 생긴 후 냉각하면 원래의 형상으로 변화하면서 경화되는 열가소성 레진(thermoplastic resin)과 일정 온도이상에서 상변화 후 또 다시 가열을 하더라도 변화가 거의 없는 열경화성 레진(thermoset resin)을 사용한 열경화방식 나노임프린트(TH-NIL)장비로 구분할 수 있다.

최근에는 광경화방식과 열경화방식을 동시에 사용할 수 있는 나노임프린트 장비도 개발되어 나노소자를 제작하는데 사용되고 있다.

전 세계적으로 나노임프린트 리소그래피 장비를 개발하여 상용화를 하고 있는 기업은 EVG(오스트리아), Suss Microtec(독일), MII(미국), Nanonex(미국) 및 Obducat(스웨덴), Hitachi, Toshiba (일본) 등이 있다. 국내에서는 한국기계연구원에서 기술이전을 받아 상용화에 성공한 (주)새한나노텍과 (주) NND등이 나노임프린트 장비를 상용화했다. 상용화된 장비의 특징을 보면 EVG와 Suss Microtec은 그림 1과 같이 초기에는 반도체 정렬 장비와 플립칩 본더(Flip Chip Bonder)의 구조를 수정하



[Fig. 3] Nanoimprint tools and SFIL imprint mechanism (Imprio 100, MII).



[Fig. 4] Nanoimprinting results (MII).

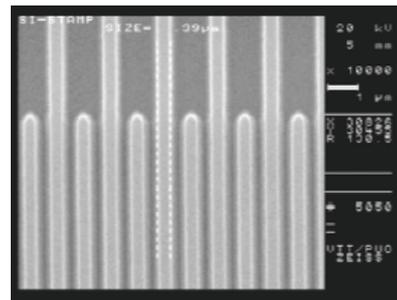
여 나노임프린트 공정을 할 수 있는 장비를 개발했으나 최근에는 임프린트공정의 생산성을 40 wph 까지 높일 수 있는 대면적 고속 생산방식의 시스템을 개발하고 있다. MII, Nanonex, Obducat은 공정기술을 바탕으로 나노 임프린트장비를 개발하여 상품화를 시도하고 있고, 스웨덴의 Obducat은 알루미늄 포일을 이용한 진공방식을 채용한 단층 나노임프린트 장비를 상품화하고 있다 [2,3,4].

EVG는 그림 1과 같이 마스크정렬장치를 기반으로 6인치 웨이퍼, XY-θ 스테이지, DC-motorized 이송계를 이용하여 위치정렬오차(Align accuracy)가 240 nm ~ 450 nm 분해능 100 nm이하인 UV방식의 나노임프린트 장비와, 온도와 압력을 이용한 고온 나노임프린트장비를 개발하여 상품화하고 있다. 그림 2는 개발장비를 사용한 DNA chip, Micro-fluidics, Insulin pump 등에 적용된 결과이다.

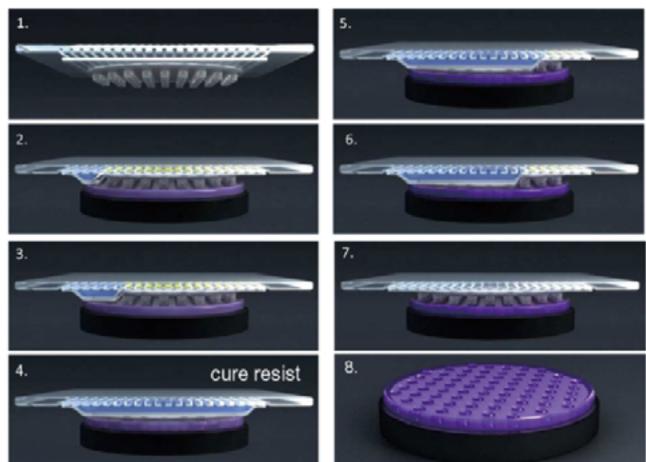
MII는 그림 3과 같이 수동 컴플라이언스 기구를 사용하여 1인치 크기의 작은 스탬프(stamp)를 이용, 순차적인 방법으로 6인치 웨이퍼표면에 나노패턴을 제작할 수 있는 SFIL(step & flash imprint lithography) 방법을 통하여 대면적 패터닝을 하는 장비를 개발했으며, 다층 나노패턴을 위한 정렬정밀도 20 nm 급의 오버레이(overlay) 시스템을 개발하여 장비의 분해능 20 nm 이하, CD(critical dimension) 제어값 ±2 nm(3σ), 패턴막 두께 60 nm(3σ)를 구현할 수 있는 UV방식의 나노임프린트 장비를 개발하여 상품화했다 [2,4]. MII장비는 1인치 크기의 스탬프를 사용함으로써 스탬프 제작비용을 줄일 수 있으나 패턴 에지를 포함한 스탬프의 형상한계로 인한 문제가 있어 최근 Quartz재질의 스탬프의 안쪽에 포켓을 만들어서 접촉면의 균일성을 높이는 방법으로 기존의 문제를 해결하고 있다. 그림 4는 개발된 장비를 이용하여 얻어진 실험결과이다.

Suss MicroTec은 EVG와 유사하게 종래의 플립칩본더를 기반으로 선폭 100 nm이하, 오버레이 500 nm(3σ), 최대압력 2 kpsi, 웨이퍼 크기 2 in ~ 8 in, 필드 크기 40 × 40 mm와 가열온도 450℃까지 올릴 수 있는 방법으로 UV방식과 고온 엠보싱 방식의 장비를 개발하여 상품화했다. 임프린트방법은 MII와 유사하게 연속적으로 필드크기의 스탬프 또는 마스터를 이동시키면서 임프린트 공정을 수행한다. 그림 5는 개발된 장비를 이용하여 제작된 바이오센서이다. 최근 Suss MicroTec은 그림 6과 같이 소프트한 유리재질의 기관과 소프트한 X-PDMS스탬프를 실리콘 웨이퍼에 정렬시킨 후, 순차적으로 공기압을 가하여 균일한 접촉을 한 후 UV경화를 시키고 다시 역순으로 공기압을 빼는 방식으로 나노패터닝이 가능한 SCIL (Substrate Conformal Imprint Lithography)방식의 나노임프린트 시스템을 개발했다.

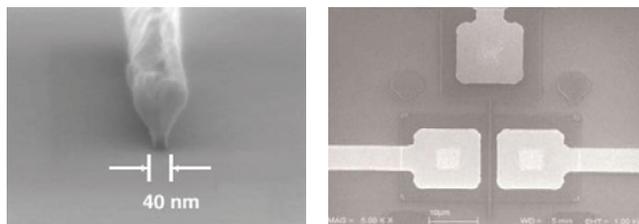
NanoNex는 선폭 100 nm를 구현하기 위해서 UV방식과 고온 엠보싱방식의 장비를 개발하고 있으며, MII,



[Fig. 5] Nanoimprinting results (Suss MicroTec).



[Fig. 6] SCIL Systems (Suss MicroTec).

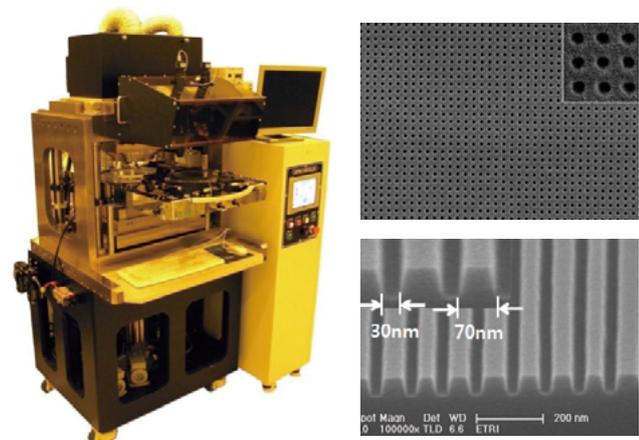


[Fig. 7] Triboelectric series and working mechanism.

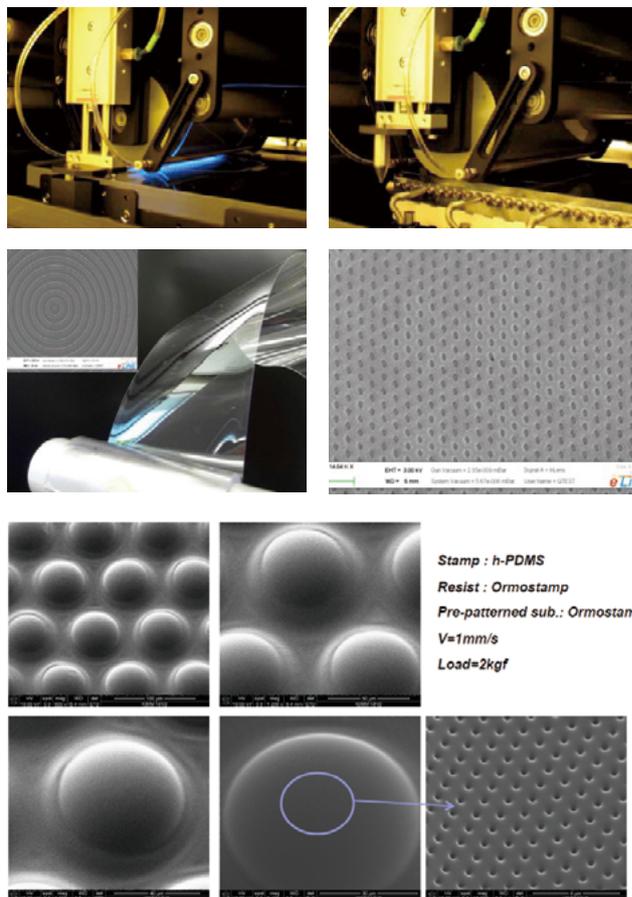
EVG, Suss MicroTec과는 다르게 한 번의 작업으로 전체 웨이퍼에 패턴을 전사하는 One-shot 방식의 패턴링방식을 적용하고 있다. NanoNex 장비는 오버레이 500 nm(3σ), 필드 크기 4 in ~ 6 in, 압력 300 psi/600 psi를 구현하고 있으며, CMOS, 메모리, 센서 등에 적용할 수 있는 다양한 공정을 개발하고 있다. 그림 7은 제작된 MOSFET 형상이다.

Obducat은 온도와 압력을 이용한 고온 엠보싱 방식의 임프린트장비를 개발하여 상용화하고 있으며, 최근에는 UV방식의 나노임프린트 장비를 개발하여 상용화하고 있고, Si, GaAs, InP, 폴리머, 세라믹, 금속을 이용하여 프린팅균일도 ±10 nm, 최대 온도 250 °C, 최대압력 50 bar, 스탬프 크기 φ65 mm로 작업을 하도록 되어있고, 임프린트 공정 중에 발생할 수 있는 하중영향을 줄이기 위해서 소프트 프레싱기능을 이용하고 있다.

국내에서는 한국기계연구원이 나노메카트로닉스 사업의 지원으로 6인치에서 Sub-30 nm를 구현할 수 있는 다층 나노임프린트 공정 및 장비 개발에 성공했다. 개발된 기술은 6인치 실리콘웨이퍼 및 PET, PC, PDMS 등과 같



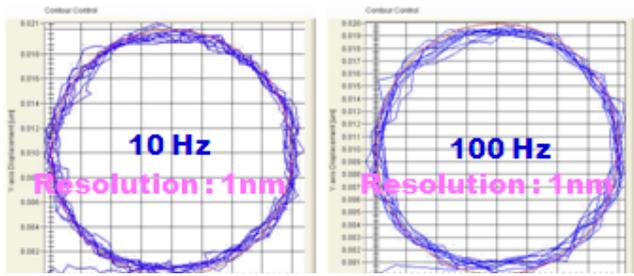
[Fig. 8] Hybrid nanoimprint tools and 30nm nanoimprinting results (ANT-6Ho, KIMM).



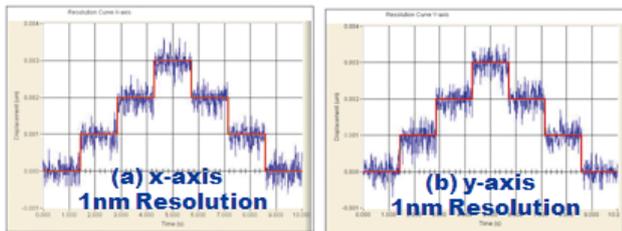
[Fig. 9] Roll-to-Plate UV/Thermal nanoimprint tools and its experimental results on PET and microlens substrate (R2P-NIL, KIMM).

은 유연한 기판에 Sub-30 nm 패턴을 패턴균일도 95% 이상, 최소가능 선폭 15 nm으로 패턴링이 가능하며, 분해능 1 nm 이하의 나노스테이지를 기반으로 하는 5 nm 정렬정밀도를 지닌 오버레이/정렬시스템을 탑재함으로써 다층 나노구조체를 구현할 수 있다. 또한, 소프트 스탬프를 사용할 수 있는 멀티헤드 유닛을 사용한 UV나노임프린트 및 열/UV복합방식 나노임프린트 장비를 개발하였고, 개발된 기술은 (주)새한나노텍에 이전, 상용화하여 국내 및 국외 연구기관에서 성공적으로 사용되고 있다. 그림 8은 개발된 6인치급 하이브리드방식 나노임프린트 장비와 30 nm의 나노임프린트 실험결과이다 [1,6].

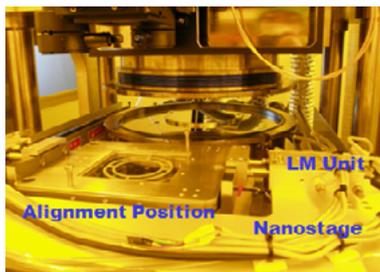
최근 한국기계연구원에서 기존의 평판스탬프방식의 나노임프린트 장비기술을 기반으로 나노임프린트 공정의 생산성을 높일 수 있는 롤 형상 스탬프를 이용, Roll-to-Plate 방식의 롤 나노임프린트 장비를 개발하여 폭 200



(a) Characteristics of the Circular control



(b) Characteristics of the 1nm stepwise in X and Y axes



(c) Set-up the nanostage for the overlay/alignment unit on the nanoimprint tools

[Fig. 10] Characteristics of the developed nanostage.

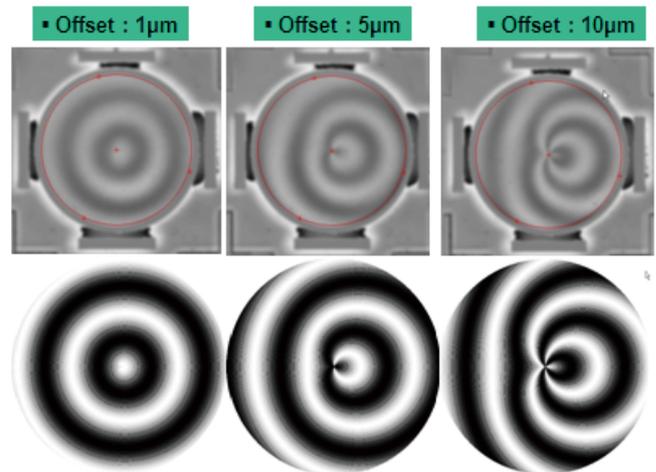
mm로 연속공정을 구현했다. 그림 9는 개발된 롤 나노임프린트 장비와 300 nm 패터닝 실험결과이다.

3. 다층 나노임프린트 장비 핵심요소기술

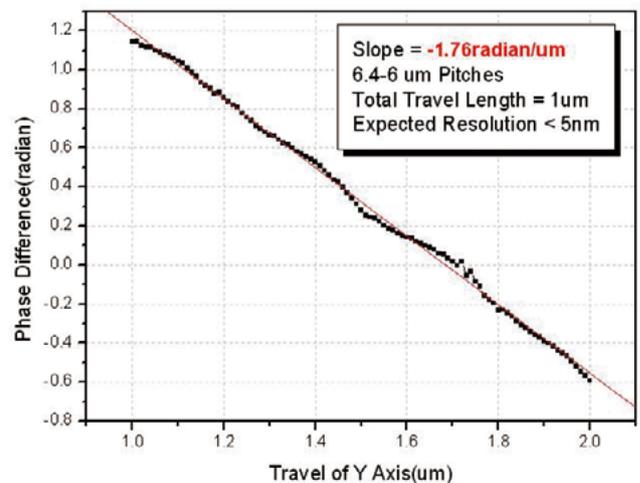
나노임프린트기술을 이용하여 MOSFET 및 기능성 광전소자와 같은 다층의 나노구조의 패턴, 3D 나노-마이크로 하이브리드 구조체를 구현하는데 있어 핵심적인 기술이 다층 나노임프린트 기술이다. 여기에서는 다층 나노임프린트 기술과 관련된 핵심요소기술에 대해서 간략히 기술하고자 한다.

3.1 나노 스테이지

나노임프린트 공정에서 나노스탬프가 패턴을 전사할 기판(substrate)과 경사진 상태에서 임프린트를 할 경우 웨지(wedge)현상이 발생하기 때문에 구조적으로 스템프와 웨이퍼 면을 서로 평행하게 유지해 주는 것이 매우 중요하다. 하지만 기구의 가공 및 조립 오차로 인하여 완벽하게 평행을 유지하는 것이 매우 어렵기 때문에 미소한 비평형면을 기구적 운동에 의해 평형 면을 이루도록 보상해 주어야 한다. 보상방법으로는 능동구동방식과 수동적 컴플



(a) Comparison of captured and processed image for the global overlay/alignment



(b) Measured overlay/alignment accuracy

[Fig.11] Characteristics of the overlay/alignment system for the multi-layer nanoimprint tools.

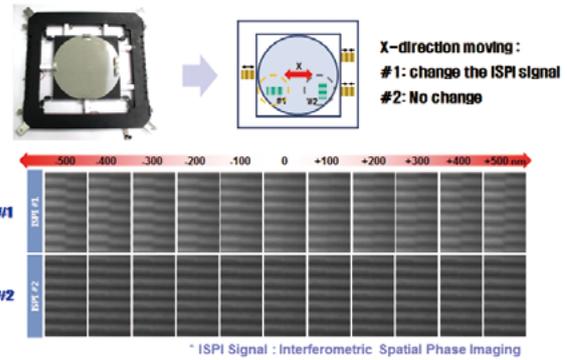
라이언스 메커니즘을 이용하는 방법이 있다. 능동구동 방식은 기본적으로 센서를 이용하여 임프린트공정시 스탬프와 기판사이의 간극을 측정하여 스탬프의 자세를 조정하여 임프린트를 하기 때문에 시스템의 셋업 및 형상변형으로 인하여 간극을 측정하여 조정하는 것이 어렵지만 비교적 양호한 임프린트 결과를 얻을 수 있다. 수동적 컴플라이언스 메커니즘을 이용한 방법은 작용하는 임프린트 하중을 이용하여 스탬프와 웨이퍼 기판을 서로 평행화를 시킨 후 임프린트를 수행하기 때문에 공정조건에 영향을 받지만 스탬프와 기판사이의 간극이 작용하는 하중에 따라 맞춰짐으로써 대면적 기판에서도 균일한 접촉을 구현할 수 있다.

다음 그림 10은 개발된 1 nm 분해능의 나노스테이지의 구동특성을 나타낸 것으로, (a) 분해능 1 nm로 원운동 제어를 했을 때의 얻어진 특성, (b) X축과 Y축 방향으로 1 nm 분해능으로 스텝 구동했을 때 얻어진 특성과 (c) 제작된 1 nm 분해능 나노 스테이지이다. 나노 스테이지의 이러한 특성곡선을 기반으로 5 nm 정밀도의 오버레이/정렬 시스템 구현이 가능하다.

3.2 오버레이/정렬 시스템

오버레이/정렬시스템은 다층 나노임프린트 공정을 구현하기 위한 핵심 기술로서, 층간(inter-layer) 패턴의 위치를 제어하는 총체적인 공정 기술을 의미한다. 오버레이를 구현하기 위한 가장 핵심 기술은 정렬 기술(alignment)이다. 나노미터 오더의 정렬 기술을 개발한 기관은 전세계적으로 한국기계연구원과 MIT의 정렬기술을 도입하여 정렬시스템기술을 개발한 MI사, 독일의 Suss Microtec 등이다.

대부분의 기술들은 일반적인 비전 광학계를 이용한 패턴 매칭 기술, 모아레를 이용한 정렬 기술, 이중 격자를 이용한 회절광 정렬 기술에 기반을 두고 있으며, 구현된 기술에 따라 수 nm에서 수십 um까지의 분해능을 보이고 있다. 한국기계연구원에서 개발된 오버레이/정렬시스템은 넓은 영역에서 정렬이 가능하도록 구현한 모아레를 이용한 광범위 정렬방식과 2중 격자구조와 레이저를 이용한 ISPI(interferometric Spatial Phase Imaging) 방식으로 시스템을 구현했으며, 그림 11과 같이 5 nm이하의 정렬 정도를 확보했다. 그림 12는 ISPI방식의 오버레이/정렬시



[Fig.12] Evaluations of nanostage in X and Y axes using the ISPI overlay/alignment unit.

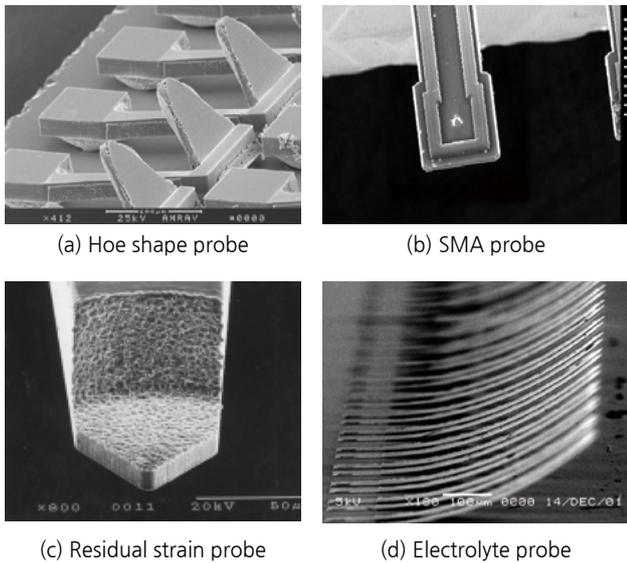
스템을 이용하여 개발된 나노스테이지의 구동특성을 평가한 실험결과이다. X축 방향으로 구동함에 따라 Y축 방향으로는 영향이 전혀 없음을 알 수 있다.

이러한 오버레이 기술은 다층(multiple layer)을 필요로 하는 대부분의 소자 기술에 직접적으로 활용될 수 있는 핵심 기술이다. 최근 도시바(Toshiba)에서는 MII의 정렬 기술을 활용하여 수 nm의 overlay 정확도를 메모리 공정에서 구현할 수 있는 가능성을 보이기도 하였으나 재료에 따른 정렬 신호의 감소, 열적 변형, 정렬 속도, 최적을 패턴 형태, 위치 등 해결해야 할 문제점이 많이 있다. 향후, 오버레이를 위한 정렬 기술은 22 nm 노드의 메모리 기술에서 핵심 기술로 부각될 것으로 예상된다.

4. 나노구조체 측정기술

나노구조체 측정기술은 나노미터 수준의 특성길이를 가지는 구조물의 형상, 치수와 물성, 미세구조 및 성분을 아주 높은 분해능과 정확도로 계측하고 분석하는 기술로 정의할 수 있고, 크게 형상을 측정하는 기술과 기계적/전자기적/광학적 특성을 측정하는 2가지로 구분할 수 있습니다. 이런 측정기술은 미국의 NNI에서 10가지 영향력이 큰 응용사례 중 하나이다.

측정기술은 나노기술 연구의 토대가 되는 기반의 성격의 가지고 있으며, 장비시장의 급격한 성장이 예상되므로 나노공정을 통해서 만들어진 소자나 신뢰성 향상에 중요한 기술이라고 할 수 있다. 물체의 크기가 나노미터(nm, 10억분의 1 m) 수준으로 작아지면 인장강도(tensile strength·당기는 힘)에 의해 시료편이 끊어질 때까지의



[Fig. 13] Several typed nanoprobe shapes.

최대 응력 등 여러 가지 특성이 변한다. 특히 반도체 소자 등 마이크로-나노 구조물이 광범위하게 사용되는 최근 들어 물성 측정법의 중요성은 더욱 커지고 있다.

한국기계연구원 나노역학연구실은 10 나노미터급 나노 측정 원천기술을 개발해 4건을 국제표준으로 만들었으며 이로 인해 나노 측정분야에서 우리나라가 국제표준을 주도할 수 있는 계기가 마련됐고 관련 분야의 상용화를 촉진하기 위한 기반도 구축했다. 또한, 물에 떠다니는 소금쟁이의 원리를 착안해 나노박막의 물성을 정확히 측정할 수 있는 방법이 제시됐다. 다음 그림 13은 나노구조체를 측정할 수 있는 다양한 종류의 나노프로브의 형상이다.

나노박막의 기계적물성 평가는 반도체, 디스플레이 등의 신뢰성을 예측하는데 중요하며, 나노 세계의 새로운 현상을 발견하는데도 필요하다. 그러나, 기계적 강도는 구조물이 바닥으로부터 떨어져 측정을 하는데, 나노박막의 경우 쉽게 부서지는 문제점이 있어 시험이 어려웠으나 소금쟁이와 같은 곤충이 물의 표면 위를 자유로이 떠다니는 원리를 주목하고 이에 착안, 정확한 물성측정 방법을 고안해 냈다. 즉, 표면장력이 크고 낮은 점성을 갖는 물의 특성을 이용해 물 표면에 약 55 nm(나노미터) 금(Au) 나노박막을 띄워 놓고 손상 없이 기계적 물성을 정확하게 측정하는데 성공했다. 이 기술을 이용하면 다양한 종류의 나노박막 뿐만 아니라 두께가 수 나노미터에 이르는 박막의 기계적 물성까지도 측정할 수 있을 것으로 기대된다.

특히 직접 측정하기 어려운 나노박막의 강도, 탄성 등 기계적 물성을 직접 측정해 정확한 결과 값을 얻을 수 있다. 또 방법이 간단해 나노박막 기계적 물성 평가의 새로운 패러다임을 제시한 것으로 학계와 산업계는 평가하고 있다.

이러한 측정 기술은 나노 소재의 물성을 정확하게 측정해 파손 원인을 규명하고 공정을 개선하는 데 활용되며, 다양한 나노소재의 물성 측정결과를 데이터베이스(DB)화하여 나노소자를 개발하고 설계하는 데 활용될 것으로 예상된다.

5. 결론

차세대 리소그래피 장비로 인식되고 있는 나노임프린트 리소그래피 장비는 현재 미국, 독일, 한국에서 개발되어 상품화되고 있으며, 유럽과 미국을 중심으로 향후 급속히 팽창할 나노제품 시장을 점유하기 위해서 최근 3~5년 동안 집중적인 연구개발을 수행하고 있다. 최근 30 nm급의 메모리소자 및 나노기능성 소자의 필요성이 대두되면서 다층 나노임프린트 리소그래피 장비의 필요성이 증가할 것으로 판단된다. 현재 다층 나노임프린트 장비기술은 16 nm 노드를 가지는 MOSFET 소자 및 나노광전소자 등을 구현하기 위해서 10 nm 수준의 오버레이 정밀도와 5 nm 정렬정밀도가 가능한 다층 나노임프린트 장비개 개발되었으며, 8인치이상의 웨이퍼에 균일도가 높은 대면적 나노임프린트 공정을 구현할 수 있는 시스템과 롤 기반 나노임프린트장비가 개발되고 있다

References

- [1] Jung-Sub Wi, Hyo-Sung Lee, Kipil Lim, Sung-Wook Nam, Hyun-Mi Kim, Soo-Yeon Park, Jae Jong Lee, Chris Daehoon Hong, Sungho Jin, and Ki-Bum Kim, *Small*, **4**, 2118-2122 (2008).
- [2] Sreenivasan, S. V., Willson, C. G., Schumaker, N. E. and Resnick, D. J., *NIST-SPIE Conference on Nanotechnology*, **4608**, 187-194 (2001).
- [3] Resnick, D. J., Dauksher, W. J., Mancini, D., Nordquist, K. J., Ainley, E., Gehoski, K., Baker, J. H., Bailey, T. C., Choi, B. J., Johnson, S., Sreenivasan, S. V., Ekerdt, J. G. and Willson, C. G., *Proc. SPIE*, **4688**, 205-213 (2002).
- [4] Choi, B. J., Johnson, S., Colburn, M., Sreenivasan, S. V. and Willson, C. G., *Precision Engineering*, **25**, 192-204 (2001).
- [5] Chou, S. Y. and Krauss, P. R., *Microelectronics Engineering*, **35**, 237-240 (1997).
- [6] JaeJong Lee, Hyun-Ha Park, Kee-Bong Choi, GeeHong Kim and HyngJun Lim, *Microelectron Eng.*, **127**, 72-76 (2014).